

基于电流选择器预加重的 CML 驱动电路设计

张亚伟, 周利强, 杨甜军, 陈伟伟*

(宁波大学 信息科学与工程学院, 浙江 宁波 315211)

摘要: 为提升基于 PIN 电学结构载流子注入式硅基电光调制器性能, 采用 TSMC 0.18 μm CMOS 工艺设计一种新型预加重驱动电路. 该电路采用电流模逻辑(CML)结构, 并引入低压差分信号(LVDS)型电流选择器, 在实现提升响应速度和工作带宽的同时, 降低整体平均功耗. 仿真结果表明: 基于 PIN 电学结构载流子注入式硅基电光调制器的电压响应时间同时受预加重驱动信号过冲幅度和持续时间影响. 当预加重驱动信号过冲幅度和持续时间分别取值为 2 V 和 0.2 ns 时, 基于 PIN 电学结构载流子注入式硅基电光调制器的电压响应时间缩减了 16.7%, 工作带宽扩展至 4.34 倍, 且根据不同的开关活动性需求, 平均功耗最高降低了 60%.

关键词: 硅基电光调制器; PIN 结; 预加重; 电流模逻辑; 低压差分信号预加重

中图分类号: TN256; TN491

文献标志码: A

文章编号: 1001-5132 (2017) 02-0066-06

随着半导体工艺的发展, 芯片集成度和信息处理能力的提升, 速度、带宽与功耗局限了传统电互连在高性能信息传输和处理系统中的应用, 呈现出“电子瓶颈”效应. 相较于电子, 光子具有高速、大容量以及并行等优势, 是理想的信息载体. 且作为目前的优势技术, 硅基光子学为高效互连提供了一种较有前景的解决方案.

硅基光调制器是一种重要的硅基光子器件, 可通过载流子色散效应和热光效应实现折射率的调制. 硅基热光调制器利用温度调节折射率, 但其响应时间处于微秒量级, 远不能满足高速光互连的需求^[1]. 而载流子色散效应是通过载流子的注入或抽取, 改变硅材料中自由载流子的浓度分布, 引起等效折射率和吸收系数发生变化. 其中, 基于 PIN 电学结构载流子注入式硅基电光调制器因结构紧凑以及调制效率高而尤为常见, 然而, 该类型调制器受限于硅材料中少数载流子寿命, 导致其调制速度慢且本征带宽窄^[2-3]. 因此, 为提升器件的调制速度与工作带宽, 需要设计一种合适的驱动电路.

2007 年, 康奈尔大学通过信号发生器、反相器、脉冲发生器、延迟器、放大器与功率合成器等一系列电路构成有限脉冲响应数字滤波器(FIR), 实现将标准的不归零制(NRZ)信号转换成预加重信号, 使得基于 PIN 电学结构的硅基微环调制器可支持 10 Gbit/s⁻¹ 以上的高速信号传输^[4-5]. 2010 年, 中科院半导体所余金中教授研究小组提出一个新思路, 利用功率合成器将两个方波信号进行合并, 产生预加重信号, 从而提高开关响应速度. 其中, 开关响应时间小于 400 ps^[6]. 2014 年, 由德州农工大学与惠普实验室组成的合作研究小组利用方波主电路与正、负边缘脉冲电路并行处理合成预加重信号, 并通过可调延迟单元独立控制上升和下降的预加重电位用以补偿不同边沿时间所产生的非线性瞬态特性^[7-8]. 2015 年, 加利福尼亚大学与惠普实验室通过共同合作, 利用高速信号发生器的不同输出, 合成具有预加重功能的 FIR 滤波器, 作为微环调制器的驱动电路. 利用该电路, 微环调制器可支持 20 Gbit/s⁻¹ 的数据传输, 并且工作带宽由 1.1 GHz 扩展至 10.9 GHz^[2]. 然而, 目前用于驱动基

收稿日期: 2016-06-21.

宁波大学学报(理工版) 网址: <http://journalg.nbu.edu.cn/>

基金项目: 国家自然科学基金(61307071); 教育部高等学校博士学科点专项科研基金(20133305120004); 浙江省科技厅公益性技术应用研究计划项目(2013C31083).

第一作者: 张亚伟(1990-), 男, 山东曲阜人, 在读硕士研究生, 主要研究方向: 硅基光电集成. E-mail: 543716900@qq.com

*通信作者: 陈伟伟(1986-), 女, 浙江温州人, 副教授, 主要研究方向: 硅基光子学. E-mail: chenweiwei@nbu.edu.cn

于 PIN 电学结构载流子注入式硅基电光调制器或光开关的预加重信号基本采用波形合成的方式产生,且电路结构复杂,功耗和寄生效应较大。

鉴此, 本文利用电流叠加原理设计一种具有预加重功能的电流模逻辑(CML)电路, 用于驱动基于 PIN 电学结构载流子注入式硅基电光调制器。由于短时间注入相对较大的电流容易导致较大的功耗, 所以引入低压差分信号(LVDS)型电流选择器模块, 用于切换预加重与正常工作状态, 以降低平均功耗。通过采用 TSMC 0.18 μm CMOS 工艺模型, 利用 Cadence 环境下的 Spectre 仿真器, 仿真分析所设计的基于电流选择器预加重电路对基于 PIN 电学结构载流子注入式硅基电光调制器性能的影响, 包括响应速度、工作带宽以及平均功耗。本文工作将为优化电路设计用于探索短距离光通信和光互连的硅基光电集成提供参考。

1 预加重驱动电路设计

图 1 是基于电流选择器预加重电路的系统框图。通过采用 CML 电路产生预加重驱动信号, 提升基于 PIN 电学结构载流子注入式硅基电光调制器的性能。随着正向偏置电压增大, 注入电流相应增加, 载流子积累加快, 使得注入调制区的载流子浓度加大, 同时也造成了载流子的反向抽取时间变长。为了平衡载流子的正向注入速度和浓度与反向抽取时间的矛盾, 正向偏置与反向偏置同时进行预加重处理, 以进一步提高基于 PIN 电学结构载流子注入式硅基电光调制器的响应速度。另外, 由于预加重驱动信号过冲的存在, 会造成额外的功耗。而 CML 电路属于电流驱动型电路, 其功耗遵循公式 $P=V_{DD} \times I_{SS}$, 属于静态功耗, 与工作频率无关。其中, V_{DD} 为电源电压, I_{SS} 为抽头尾电流源电流。所以, 通过设计 LVDS 型电流选择器, 实现对 CML 电路的尾电流源进行选择, 以有效降低平均功耗。

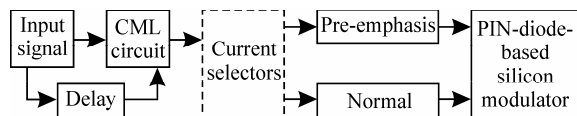


图 1 基于电流选择器预加重电路的系统框图

基于电流选择器预加重电路的电路结构如图2所示,其中,虚框内所示为负载,即基于PIN电学

结构载流子注入式硅基电光调制器的等效小信号模型^[9]。图中, R_f 表示为 PIN 结正偏时本征区的等效电阻; C_f 表示为 PIN 结正偏时载流子在本征区边界储存而引起的扩散电容和结电容之和, 但由于结电容远远小于扩散电容, 所以 C_f 近似等于扩散电容; R_s 表示为 PIN 结正偏时由 P 掺杂层体电阻、N 掺杂层体电阻以及电极板接触电阻等一系列电阻构成的串联损耗电阻, 其值远远小于 R_f 。基于电流选择器预加重电路由 NMOS 管差分对抽头、LVDS 型电流选择器以及上拉负载电阻所组成。2 个 NMOS 管差分对输入分别为 $a+$ 、 $a-$ 与 $b+$ 、 $b-$ 。其中, $b+$ 、 $b-$ 是通过 $a+$ 、 $a-$ 经过一定延迟时间 t 所得。而晶体管 M_1 、 M_2 与 M_3 、 M_4 作为电流开关控制 LVDS 型电流选择器输出电流的流向, 使得 LVDS 型电流选择器与 V_{DD} 构成通路或断路, 从而形成节点电流和, 并经由上拉电阻 R_0 将电流转化成输出电压。

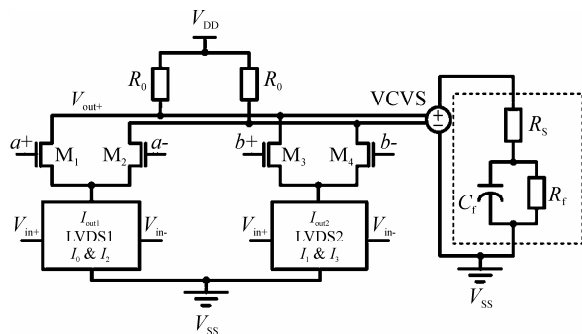


图2 基于电流选择器预加重电路的电路结构

LVDS 型电流选择器具体实现如图 3 和图 4 所示. 电流选择器 LVDS1 与电流选择器 LVDS2 同时受输入信号 V_{in+} 和 V_{in-} 控制. 当 V_{in+} 为高电平、 V_{in-} 为低电平时, 电流 I_0 与 I_1 分别作为输出电流流出电流选择器 LVDS1 与电流选择器 LVDS2, 电路处于预加重驱动工作状态. 电路输出的 4 个电压值分别为正向导通电压 $V_1 = (I_1 - I_0)R_0$, 反向预加重电压 $V_2 = -(I_0 + I_1)R_0$, 反向导通电压 $V_3 = (I_0 - I_1)R_0$ 和正向预加重电压 $V_4 = (I_0 + I_1)R_0$. 当 V_{in+} 为低电平、 V_{in-} 为高电平时, 电流 I_2 与 I_3 分别作为输出电流流出电流选择器 LVDS1 与电流选择器 LVDS2, 电路处于正常工作状态. 如图 5 所示, LVDS 电路进行电流选择过程中所用到的电流源电流 I_0, I_1, I_2, I_3 , 是通过基准电流结构^[10]以及多级电流镜像结构获得. 若基准电流源电路中晶体管 M_{10} 宽长比为 W/L , 晶

晶体管 M_{20} 宽长比为 $k(W/L)$, 其中 $k > 1$, 晶体管 M_{17} 与 M_{18} 尺寸大小相同, 并且晶体管 $M_{17} \sim M_n (n = 18, 19, 20, \dots)$ 均工作在饱和区。

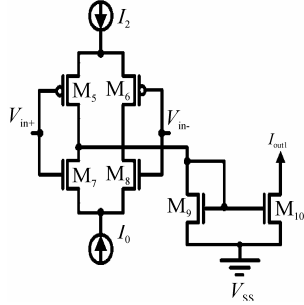


图3 电流选择器 LVDS1 电路结构

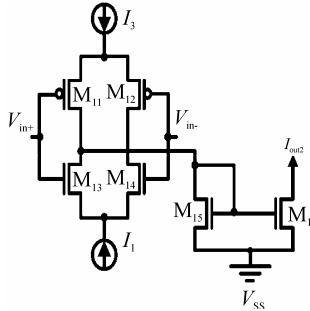


图4 电流选择器 LVDS2 电路结构

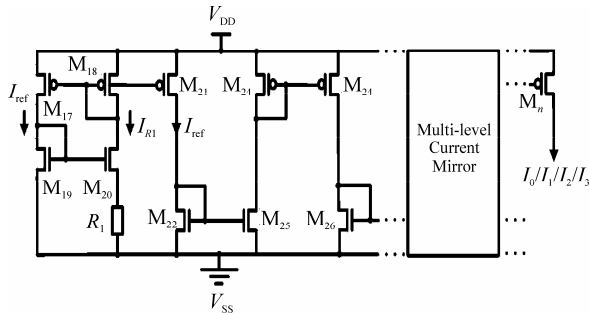


图5 基准电流以及多级电流镜像结构示意图

根据(1)~(4)式:

$$I_{\text{ref}} = I_{\text{out}}, \quad (1)$$

$$\Delta V = I_{\text{out}} R_1, \quad (2)$$

$$V_{\text{GS19}} = V_{\text{GS20}} + \Delta V, \quad (3)$$

$$I = \mu C_{\text{ox}} (W/L) (V_{\text{GS}} - V_{\text{TH}})^2 / 2, \quad (4)$$

可推得基准电流:

$$I_{\text{ref}} = I_{\text{out}} = \frac{2}{\mu C_{\text{ox}} R_1^2 (W/L)} \left(1 - \frac{1}{\sqrt{k}}\right)^2.$$

式中, I_{out} 为基准电流源流过电阻 R_1 的输出电流; V_{GS19} 和 V_{GS20} 分别为晶体管 M_{19} 和 M_{20} 的栅-源电压; μ 为载流子的迁移率; C_{ox} 为单位面积的栅氧化层电容; V_{TH} 为晶体管的阈值电压。

2 仿真结果与分析

2.1 响应速度

选取电源电压 $V_{\text{DD}} = 3 \text{ V}$, 输入周期和幅度分别为 2 ns 和 3 V 的方波信号 a 和 b . 其中, 方波信号 b 由方波信号 a 经延时时间 $t = 0.8 \text{ ns}$ 后所获得. 当 $V_{\text{in}+}$ 输入高电平 (3 V), $V_{\text{in}-}$ 输入低电平 (0 V) 时, 电路处于预加重工作状态, 输出电压波形如图 6 所示. 其中, 预加重驱动信号过冲的幅度 V_h 为 1.94 V , 预加重驱动信号过冲的持续时间 T_w 为 0.2 ns . 由于基准电流源、电流镜像结构以及 LVDS 电路在电流的产生、镜像传递以及选择过程中会有电流泄漏等因素存在, 所以流出电流选择器的实际输出电流与理论计算输出电流之间会出现偏差, 导致实际仿真测得的 V_h 稍小于理论预期值 2 V . 在上述预加重电路驱动下, 负载输出电压波形如图 7 所示.

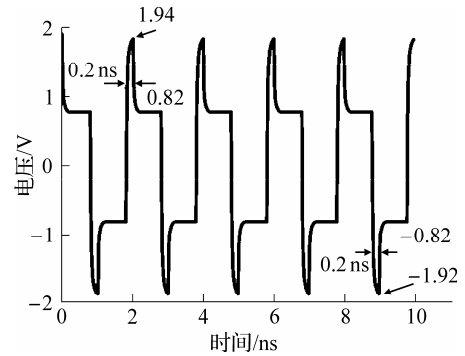


图6 预加重电路输出的电压信号

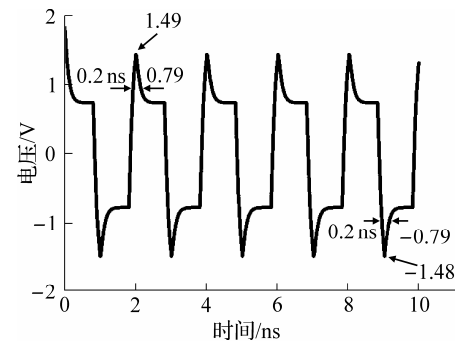


图7 加载预加重电路后，负载输出的电压信号

为了探索预加重驱动信号对基于 PIN 电学结构载流子注入式硅基电光调制器的响应速度影响, 分别对预加重驱动信号过冲的幅度 V_h 和持续时间 T_w 进行扫描分析, 具体结果如图 8 和图 9 所示. 其中, 图 8 是在保持 $T_w = 0.2 \text{ ns}$ 不变的情况下, 预加重驱动信号过冲幅度 V_h 从 0.82 V 变化至 3 V . 从图 8

分析可知, 随着预加重驱动信号过冲幅度 V_h 的增大, 负载输出电压波形的上升和下降时间均减小. 当预加重驱动信号过冲幅度 V_h 取 2 V 时, 相较于正常工作电压 0.82 V, 负载输出电压波形的上升和下降时间分别缩减了 16.7% 和 17.1%. 而预加重驱动信号过冲幅度 V_h 超过 2 V 后, 负载输出电压波形的上升和下降时间的变化趋于平缓. 为均衡响应速度与功耗, 预加重驱动信号过冲幅度 V_h 选取为 2 V. 图 9 是在保持 $V_h=2$ V 不变情况下, 负载输出电压波形的上升和下降时间与预加重驱动信号过冲持续时间 T_w 之间的变化关系. 随着预加重驱动信号过冲持续时间 T_w 变短, 负载输出电压波形的上升和下降时间将逐步缩减. 当预加重驱动信号过冲持续时间 T_w 小于 0.2 ns 时, 预加重短脉冲无法短时间内到达相应的过冲幅度 V_h , 从而使得负载输出电压波形的上升和下降时间因过冲幅度 V_h 降低而增加. 然而此时预加重驱动信号过冲持续时间 T_w 对负载的电压响应时间影响起主要作用, 即负载输出电压波形的上升和下降时间呈下降趋势. 而随着预加重驱动信号过冲持续时间 T_w 继续缩减(<

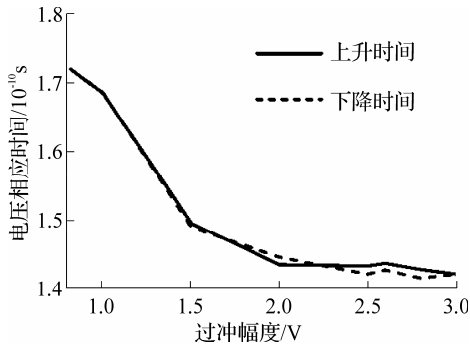


图8 保持 $T_w=0.2$ ns 不变的情况下, 负载输出电压波形的上升和下降时间随预加重驱动信号过冲的幅度 V_h 变化关系

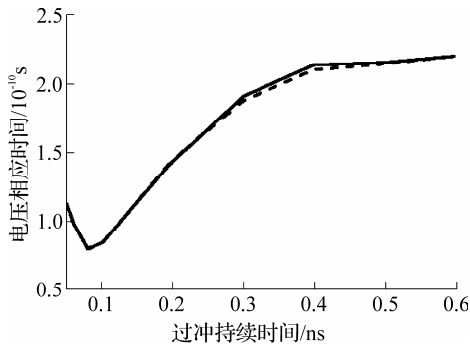


图9 保持 $V_h=2$ V 不变情况下, 负载输出电压波形的上升和下降时间随预加重信号过冲的持续时间 T_w 变化关系

0.08 ns), 预加重驱动信号过冲幅度 V_h 将对负载的电压响应时间影响起决定性作用, 使得负载输出电压波形的上升和下降时间因预加重驱动信号过冲持续时间 T_w 减小而增加.

2.2 工作带宽

基于电流选择器预加重电路频率响应主要受电路时间常数 τ_c 与载流子复合时间共同影响^[9]. 其中, 载流子复合过程包括俄歇复合与表面复合, 俄歇复合时间与表面复合时间分别被定义为 τ_{he} 与 τ_{eh} .

$$1/\tau_{he} + 1/\tau_{eh} = 1/(C_f R_f), \quad (5)$$

$$\tau_c = (r_o + R_s) C_f, \quad (6)$$

$$1/\tau = 1/(C_f R_f) + 1/\tau_c, \quad (7)$$

$$f_{3dB} = 1/(2\pi\tau), \quad (8)$$

其中, 电阻 r_o 为信号源或供电系统的匹配内阻.

匹配内阻 r_o 取 50 Ω , 基于 PIN 电学结构载流子注入式硅基电光调制器的等效小信号模型参数分别取值为 $R_s=10 \Omega$, $R_f=158 \Omega$, $C_f=8.9$ pF^[9]. 基于 PIN 电学结构载流子注入式硅基电光调制器本征工作带宽的测试如图 10 所示. 通过交流仿真, 该调制器的频响特性如图 11 所示, 其最大输出不失真频率, 即 $f_{3dB} \approx 408.1$ MHz. 而造成调制器工作带宽较小的原因, 主要是在于大电容 C_f 的存在.

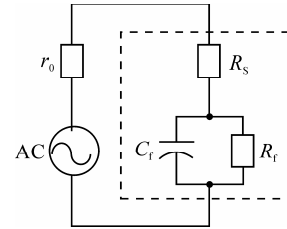


图10 基于 PIN 电学结构载流子注入式硅基电光调制器本征工作带宽的测试示意图

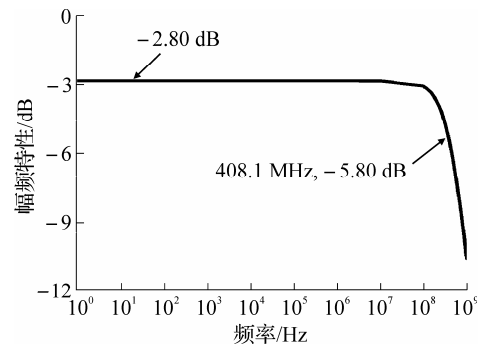


图11 未加载驱动电路时, 基于 PIN 电学结构载流子注入式硅基电光调制器的频响特性

然而分析(5)~(8)式可知, 采取缩减载流子复合

时间的方式可改善基于 PIN 电学结构载流子注入式硅基电光调制器的工作带宽。因此,通过设计驱动电路,加快 PIN 结内部载流子的注入速度,提升载流子浓度,进而缩短载流子的寿命时间^[11]。本文所设计的预加重电路对基于 PIN 电学结构载流子注入式硅基电光调制器的工作带宽影响如图 12 所示。对比图 11 与图 12 的频率响应特性曲线可知,在预加重电路驱动下, PIN 结构硅基电光调制器的最大输出不失真频率为 1.77 GHz,工作带宽扩展至本征工作带宽的 4.34 倍。

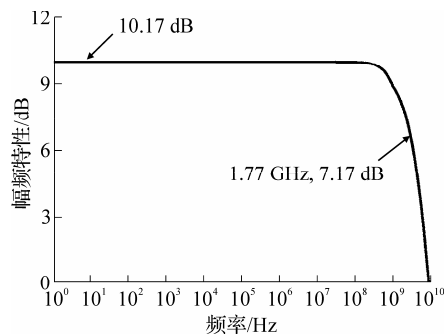


图 12 在预加重电路驱动下,基于 PIN 电学结构载流子注入式硅基电光调制器的频响特性

2.3 平均功耗

虽然预加重电路可以提升基于 PIN 电学结构载流子注入式硅基电光调制器的响应速度和工作带宽,但同时也带来了额外的功耗。当电路处于预加重工作状态时,平均电流 $\bar{I}$ 与平均功耗 $\bar{P}$ ($\bar{P} = V_{DD} * \bar{I}$) 分别为 2.05 mA 和 6.15 mW;而当电路处于正常工作状态时,平均电流 $\bar{I}$ 与平均功耗 $\bar{P}$ 分别为 0.82 mA 和 2.46 mW。由上述结果分析比较可知,预加重工作状态时平均功耗约为正常工作状态时平均功耗的 2.4 倍。

为了保证器件的响应速度与工作带宽,同时尽可能降低平均功耗,本文通过引入 LVDS 型电流选择器,并根据系统的实际需求,利用 LVDS 电路的输入信号 V_{in+} 、 V_{in-} 控制电流选择器的开关活动性,从而实现响应速度、工作带宽以及平均功耗各个性能之间的均衡。图 13 为预加重工作状态在电路整个工作状态周期的开关活动性从 0% 增长到 100% 过程中平均功耗的变化趋势。不同的开关活动性,电路产生的平均功耗不同。随着开关活动性的增加,平均功耗逐渐增大,呈近似线性增长趋势。采用 LVDS 型电流选择器进行工作状态切换时,平均

功耗最高降低了 60%。

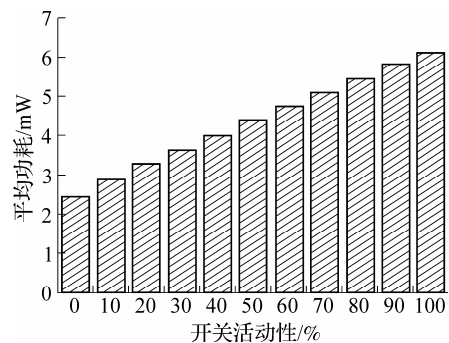


图 13 不同电流开关活动性时,整体平均功耗变化

3 结论

针对基于 PIN 电学结构载流子注入式硅基电光调制器因硅材料中少数载流子寿命较长而导致调制速度慢以及工作带宽窄等问题,设计了一种具有预加重功能的 CML 驱动电路,并引入 LVDS 型电流选择器,根据不同的开关活动性需求,降低平均功耗。通过采用 TSMC 0.18 μm CMOS 工艺模型,利用 Spectre 仿真器,结合硅基电光调制器的等效小信号模型,对所设计的基于电流选择器预加重电路进行仿真分析。结果表明:基于 PIN 电学结构载流子注入式硅基电光调制器的电压响应时间随预加重驱动信号过冲幅度 V_h 增大而减小,随预加重驱动信号过冲持续时间 T_w 增加而增加。特别是,当预加重驱动信号过冲持续时间 T_w 过短时 ($< 0.08 \text{ ns}$),预加重驱动信号过冲幅度 V_h 对调制器的电压响应时间影响起决定性作用。在过冲幅度和持续时间分别为 2 V 和 0.2 ns 的预加重驱动信号作用下,基于 PIN 电学结构载流子注入式硅基电光调制器的电压响应时间缩减了 16.7%,工作带宽可扩展至 1.77 GHz,约为本征带宽的 4.34 倍。同时,通过利用输入信号 V_{in+} 、 V_{in-} 控制 LVDS 型电流选择器的开关活动性,平均功耗最高可降低 60%。

参考文献:

- [1] DELLA C, Francesco G, MERENDA M, et al. Modulation speed improvement in a Fabry-Perot thermo-optical modulator through a driving signal optimization technique[J]. Optical Engineering, 2009, 48(7):705-709.
- [2] WU R, CHEN C H, HUANG T C, et al. 20 Gb/s carrier-injection silicon microring modulator with SPICE-compatible dynamic model[C]//2015 International

- Conference on Photonics in Switching (PS), IEEE, 2015: 31-33.
- [3] WU R, CHEN C H, FEDELI J M, et al. Compact models for carrier-injection silicon microring modulators[J]. Optics Express, 2015, 23(12):15545-15554.
- [4] XU Q F, MANIPATRUNI S, SCHMIDT B, et al. 12.5 Gbit/s carrier-injection-based silicon micro-ring silicon modulators[J]. Optics Express, 2007, 15(2):430-436.
- [5] MANIPATRUNI S, XU Q F, SCHMIDT B, et al. High speed carrier injection 18 Gb/s silicon micro-ring electro-optic modulator[C]//20th Annual Meeting of the IEEE Lasers and Electro-Optics Society (LEOS), IEEE, 2007: 537-538.
- [6] XIAO X, XU H H, ZHOU L, et al. Sub-nanosecond silicon-on-insulator optical micro-ring switch with low crosstalk[J]. Chinese Optics Letters, 2010, 8(8):757-760.
- [7] LI C, CHEN C H, FIORENTINO M, et al. An energy-efficient silicon microring resonator-based photonic transmitter[J]. IEEE Design & Test, 2014, 31(5):46-54.
- [8] LI C, BAI R, SHAFIK A, et al. Silicon photonic transceiver circuits with microring resonator bias-based wavelength stabilization in 65 nm CMOS[J]. IEEE Journal of Solid-State Circuits, 2014, 49(6):1419-1436.
- [9] AKIYAMA S, IMAI M, BABA T, et al. Compact PIN-diode-based silicon modulator using side-wall-grating waveguide[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2013, 19(6):74-84.
- [10] CHOUHAN S S, HALONEN K. A modified CMOS nano-power resistorless current reference circuit[C]//10th Conference on Ph. D. Research in Microelectronics and Electronics (PRIME), IEEE, 2014:1-4.
- [11] ZHOU G R, GEIS M W, SPECTOR S J, et al. Effect of carrier lifetime on forward-biased silicon Mach-Zehnder modulators[J]. Optics Express, 2008, 16(8):5218-5226.

Design of a pre-emphasis driving circuit using CML with current selectors

ZHANG Ya-wei, ZHOU Li-qiang, YANG Tian-jun, CHEN Wei-wei*

(Faculty of Electrical Engineering and Computer Science, Ningbo University, Ningbo 315211, China)

Abstract: In this paper, a new pre-emphasis driving circuit is designed with the 0.18 μm TSMC CMOS technique to improve the performance of PIN-diode-based silicon electro-optic modulator. The pre-emphasis circuit adopts the Current Mode Logic (CML) in which a Low Voltage Differential Signaling (LVDS) module is engineered to act as a current selector so as to achieve high-speed operation with broadband and low power consumption. The simulation results show that the electrical response time of PIN-diode-based silicon electro-optic modulator depends on the overshoot amplitude and overshoot duration of the pre-emphasis driving signal. When both values of an overshoot amplitude and an overshoot duration are set to be 2 V and 0.2 ns respectively and driven by the proposed pre-emphasis circuit, the electrical response time of PIN-diode-based silicon electro-optic modulator is reduced by 16.7%, and the operating bandwidth is nearly 4.34 times the intrinsic bandwidth. In addition, judged by the varying requirements for the switching activity, the average power consumption can be reduced by 60% at most.

Key words: silicon electro-optic modulator; PIN diode; pre-emphasis; current mode logic; low voltage differential signaling

(责任编辑 章践立)