

基于 TCM 电路的抗温度漂移老化传感器设计

丁代鲁, 张跃军*, 李 刚

(宁波大学 信息科学与工程学院, 浙江 宁波 315211)

摘要: 结合电路老化检测原理与温度补偿方法(Temperature Compensation Method, TCM), 提出了一种具有抗温度漂移特性的老化传感器电路方案. 该方案首先根据晶体管的温度补偿, 设计温度不敏感的 TCM 延迟单元; 然后结合被测组合电路的老化冗余时间, 利用 TCM 延迟单元级联方式实现参考老化延迟电路; 最后将老化延迟检测电路的输出和参考延迟电路的输出进行时序比较, 判断电路是否处于老化状态. 在 SIMC 65 nm CMOS 工艺下仿真验证, 结果表明所设计的老化传感器功能正常, 在 -40~120 °C 之间稳定性达到 98%.

关键词: 抗温度漂移; 老化传感器; 温度补偿; CMOS 电路

中图分类号: TP331

文献标志码: A

文章编号: 1001-5132 (2017) 05-0042-06

随着 CMOS(互补金属氧化物半导体)技术和集成电路设计方法的提高, MOS(金属氧化物半导体)场效应管的尺寸减小到纳米级, 相应的晶体管的集成度增加^[1]. 先进的 CMOS 缩放技术使得百亿个晶体管集成到一个小面积的芯片上, 提高了系统的性能, 降低了成本. 但是, 这也进一步增加了负偏置温度不稳定性(Negative Bias Temperature Instability, NBTI)所造成的电路老化问题. 其原因主要是由于晶体管的特征尺寸不断缩小, 栅氧化层厚度逐渐减小, 而电源电压降却相对缓慢, 且晶体管的阈值电压几乎保持不变, 这必然导致晶体管的沟道中电场的加强, 加剧 NBTI 效应的恶化^[2]. 这些电路参数的变化, 不但降低了芯片的性能, 而且电路老化的大量累积会导致时序延迟, 最终造成芯片功能故障^[3]. 在超深亚微米技术中, NBTI 已成为一个威胁超大规模集成电路器件可靠性的主要问题. 如何设计抗老化电路, 延长电路的使用寿命, 成为集成电路设计中一个热点问题. 目前, 国内外许多研究机构都对电路老化展开了深入研究, 并已取得一定成果. Li 等^[4]提出了一种基于老化延迟移位的老化测量技术, 通过修改电路中寄存器

和专用的反馈系统结构, 使得被选中的关键路径重新配置成环形振荡器(Ring Oscillators, ROs). 这种方法反映了电路的 RO 振荡频率与老化程度的关系. 姚剑婷等^[5]提出了数字型高精度老化监测方案, 通过压控振荡器(Voltage Controlled Oscillator, VCO)产生基准频率和老化频率, 利用等精度测量原理对 2 种频率进行了比较分析, 结合放大因子来提高测量精度. Kim 等^[6]设计了一种基于环形振荡器的老化传感器方案, 通过比较 2 个 MOSFET 管(1 个参考 MOS 管, 另 1 个为应力 MOS 管)引起环形振荡器的频率变化, 探测电路老化水平. 由于在 CMOS 电路中硅基晶体管以及金属互连线对温度变化均较敏感, 因此温度漂移对电路性能的影响较大.

本文针对老化传感器的温度漂移问题, 结合电路老化检测原理与温度补偿方法(Temperature Compensation Methods, TCM), 提出了一种具有抗温度漂移特性的老化传感器电路. 在 SIMC(中芯国际) 65 nm CMOS 工艺下, 设计了基于 TCM 电路的老化传感器, 并验证了该电路的逻辑功能, 分析了老化传感器的稳定性.

收稿日期: 2017-02-15.

宁波大学学报(理工版) 网址: <http://journallg.nbu.edu.cn/>

基金项目: 国家自然科学基金(61404076, 61474068); 国家星火计划(2015GA701053); 浙江省公益项目(2015C31010, 2016C31078); 宁波市自然科学基金(2014A610148, 2015A610107).

第一作者: 丁代鲁(1991—), 男, 山东聊城人, 在读硕士研究生, 主要研究方向: 集成电路老化预测与检测. E-mail: 1019628220@qq.com

*通信作者: 张跃军(1982—), 男, 浙江宁波人, 博士/副教授, 主要研究方向: 集成电路抗老化设计等. E-mail: zhangyuejun@nbu.edu.cn

1 晶体管温度漂移

温度漂移现象是指由温度变化引起的 MOS 管内部参数的变化,引起电路动态参数的不稳定.在 SMIC 65 nm 工艺下,对 NMOS(N 沟道 MOS)和 PMOS (P 沟道 MOS)管的温度漂移进行仿真,两管尺寸均为 120 nm/60 nm.

图 1 为 -40~120 °C 温度变化范围内晶体管饱和电流的温度漂移情况.从图 1 可知, NMOS 管饱和电流变化 13.4%, PMOS 管饱和电流变化 13.8%.图 2 为 -40~120 °C 温度变化范围内晶体管阈值电压的温度漂移情况.从图 2 可知, NMOS 管阈值电压变化 11.5%, PMOS 管阈值电压变化 33.8%. CMOS 电路晶体管对温度敏感性非常大.因此,我们采用温度漂移补偿的方法来降低温度变化的影响.

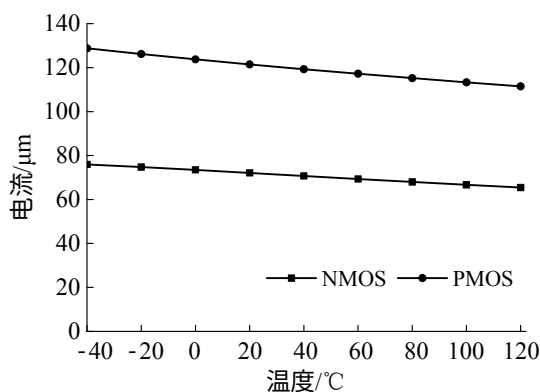


图 1 饱和电流的温度漂移曲线

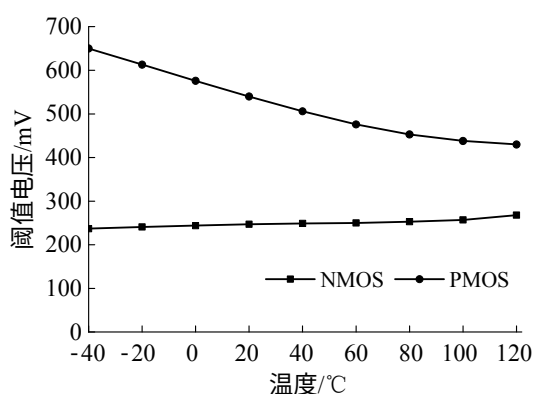


图 2 阈值电压的温度漂移曲线

2 基于 TCM 的抗温度漂移老化传感器设计

为了提高 CMOS 电路老化自适应能力,通常采用 2 种典型的老化监测方法:可量化电路老化程度的监测电路^[6]和可嵌入数字系统的在线检测老

化传感器^[5].结合温度补偿技术,我们提出了一种基于 TCM 电路的抗温度漂移老化传感器电路.首先设计温度补偿延迟单元,通过级联的方式获得参考延迟时间的延迟链;然后利用结构相同的触发器,分别对延迟前和延迟后信号进行采样;最后将检测电路和参考电路的输出通过异或门 XOR 得到输出数据.根据输出数据为“0”或“1”判断电路是否属于老化状态.

2.1 老化传感器模型

老化传感器模型是由老化延迟产生电路、抗温度漂移延迟参考电路以及老化检测电路组成,如图 3 所示.该老化延迟产生电路包括被测组合电路和被测延迟产生电路,主要产生老化延迟信号.抗温度漂移延迟产生电路包括温度补偿延迟链和参考延迟产生电路,主要产生参考延迟信号.老化检测电路将老化延迟信号和参考延迟信号进行比较,生成老化判决信号 *sensor_out*,由输出模块记录并输出信号 *out*.

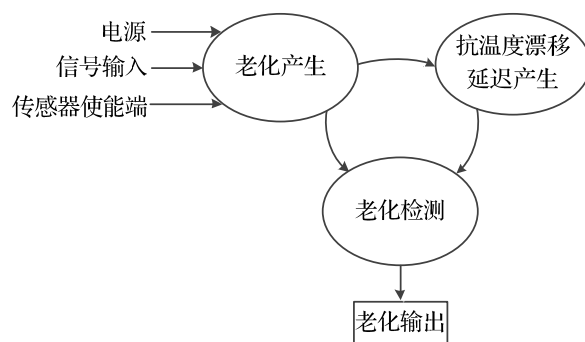


图 3 老化传感器模型

2.2 温度漂移补偿技术

根据温度补偿特性,我们设计了温度漂移补偿延迟单元(图 4).该延迟单元的工作过程为:(1) $\overline{Control_EN}=1$,整个电路处于开启状态.当接收到下降沿输入时, PMOS 管 P1 开始给中间节点 C 充电,但该充电过程受到 N4 的抑制,总充电电流为 $I_{P1} - I_{N4}$.在 2 个电流相减后,其温度特性与普通的充放电电流相反,使得第一反相器的延迟也呈现出与常规相反的负温度系数.(2)在输入为上升沿信号时,反向耦合的 NMOS 管起初仅是一个负载,不起实质作用.(3)在输出端超过阈值电压时, MOS 管 N2 开始导通,帮助 MOS 管 N3 对中间节点 C 进行放电,此时 2 个 NMOS 管的电流相加,不

对温度特性造成明显的影响。(4)为了让缓冲器对上升、下降两种延迟都具有温度不敏感特性,温度不敏感延时单元的两级反相器上都要耦合反向的NMOS晶体管,使得温度不敏感延时单元的输出可以维持延时信号固有的占空比。无论输入为上升沿还是下降沿,温度不敏感延时单元内的两级延迟总是一个有正温度系数,另一个有负温度系数,实现温度漂移补偿功能。

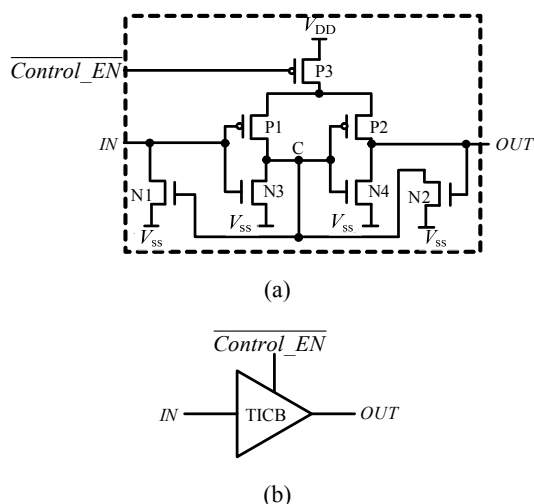


图4 NMOS管温度漂移补偿电路及其表示符号

这里每个晶体管都用最小尺寸,沟道长度 L 都一样。沟道宽度 W 满足:

$$\frac{\mu_{1n}}{\mu_{1p}} \left(\frac{T}{T_0} \right)^{kmN-kmP} \frac{4V_{DD} - 5V_{th}}{4V_{DD} + 5V_{th}} < \frac{W_{P1}}{W_{N2}} < \frac{\mu_{1n}KI_n}{\mu_{1p}KI_p} \quad (1)$$

其中: μ_1 为参考温度下的迁移率; T_0 是参考温度, T 为实际温度; km 为工艺参数; V_{th} 为阈值电压; V_{DD} 为高电平电压; K 为跨导参数; I 为晶体管电流; W 和 L 分别为沟道宽度和长度。

由于单元电路的2个MOS管P1和N2的 W_{P1}/W_{N2} 是重点观测对象,所以TICB(温度不敏感时钟缓冲器)管子尺寸满足如下条件:(1)管子使用最小尺寸,每个管子都满足一定宽长比,其中P1, N1, P2, N2, N3和N4管子长度相同;(2) W_{P1}/W_{N2} 约为3.1。我们在SIMC 65 nm工艺下设计延迟电路,各个晶体管尺寸见表1。在满足 W_{P1}/W_{N2} 尺寸下,整体电路可得到延迟温度系数近似为零的温度不敏感延时单元。其中N1和N2选用低阈值MOS管,以减小电路整体面积。

表1 SMIC 65 nm工艺下延迟单元晶体MOS管尺寸 nm

名称	N1	N2	N3	N4	P1	P2	P3
宽度	120	120	120	120	380	380	380
长度	60	60	60	60	60	60	60

2.3 参考延时电路

根据TICB延时单元电路构成的可配置延迟链电路TCM(图5),可以放大2个上升沿输入信号 IN 与输出信号 OUT 之间的时延差,其公式为:

$$T_{total} = N\Delta T, \quad (2)$$

其中: T_{total} 是TCM的输出 OUT 上升沿相对于输入 IN 上升沿的总延时;放大因子 N 取决于每个大单元包含延迟小单元的倍数; ΔT 是抗温度漂移延迟单元的延迟时间。 $\overline{Control_EN}$ 是使能端,可以通过 $\overline{Control_EN}$ 控制延迟链的工作状态; Sel 是选择端,用于配置不同的老化冗余时间。

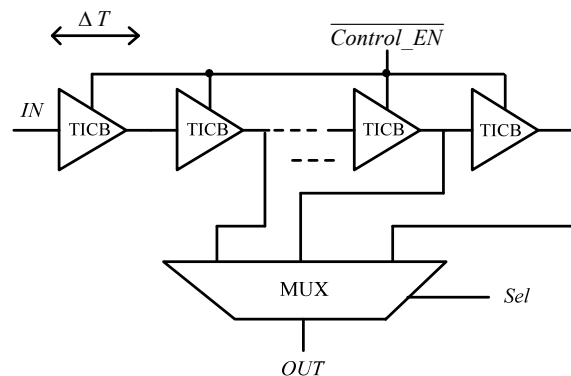


图5 可配置延迟链电路结构

2.4 老化传感器工作时序

抗温度漂移老化传感器工作时序如图6所示。具体工作过程为:(1)在时钟信号 $Clock$ 为上升沿时,

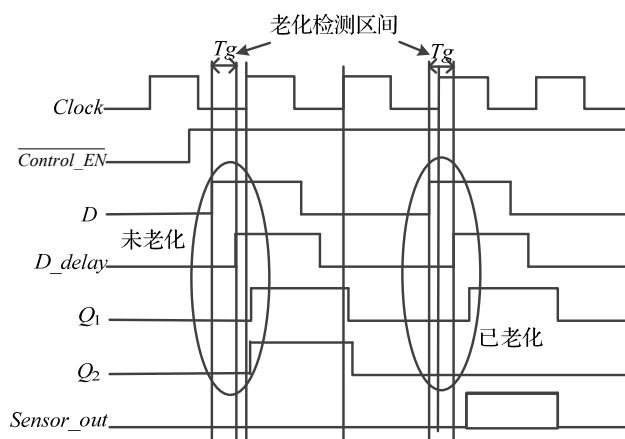


图6 老化传感器的工作时序

组合逻辑的关键路径输出信号分别输入到延迟链输入端和系统触发器输入端 D 。(2)抗温度漂移延迟链对输入信号按照 T_{total} 进行延迟, 上升沿采样电路分别对延迟前信号和延迟后信号进行采样输出。如果采样输出信号和延迟信号相同, 则异或门输出为“0”, 电路未老化; 如果采样输出信号和延迟信号不同, 则异或门输出为“1”, 电路老化。

2.5 老化传感器电路整体结构

在 CMOS 电路中, 延时单元可以用基本逻辑门电路实现。但是为了真正得到代表组合逻辑电路的延迟信息, 我们设计了基于 TCM 电路的延迟检测电路(图 7)。延迟检测电路包括基本与非门、异或门及反相器。

$\overline{\text{Control_EN}}$ 控制信号控制延迟检测电路的关断。当 $\overline{\text{Control_EN}}=0$ 时, 电路处于关闭状态; 当 $\overline{\text{Control_EN}}=1$ 时, 整个电路处于开启状态。组合

逻辑关键路径输出相当于先经过一段延迟电路得到信号 D_{delay} , 然后又经过触发器得到检测结果 Q_2 , 最后采样结果 Q_1 和 Q_2 经过异或门输出检测结果, 并且该结果可以被后面的锁存器锁存输出 sensor_out 。这时传感器内部的延时电路整体表现出抗温度漂移特性, 在温度发生变化的情况下, 可有效地增加整个老化检测传感器的可靠性。

3 实验结果与分析

在 SIMC 65 nm CMOS 工艺参数下, 对 TCM 老化传感器电路进行设计和验证。针对组合逻辑电路的老化延迟, 我们根据实际情况设计了参考延时电路的延时时间。在 1.2 V、25 °C 条件下, 给出了当电路出现老化延迟错误时基于 TCM 老化传感器的仿真结果(图 8)。结果表明, 所设计的老化传感器电路可以检测老化错误, 并具有正确的逻辑

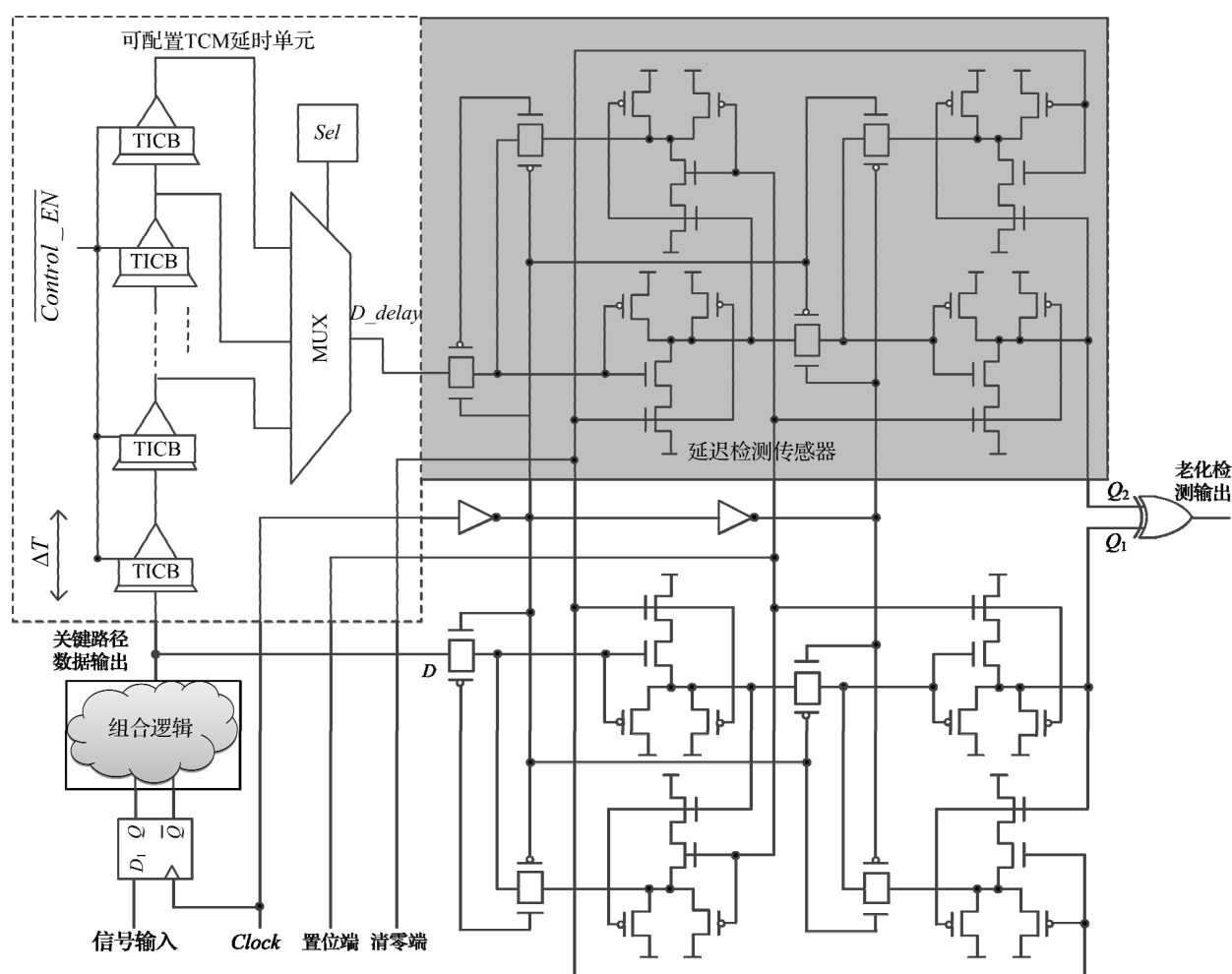


图7 老化传感器整体结构

功能.

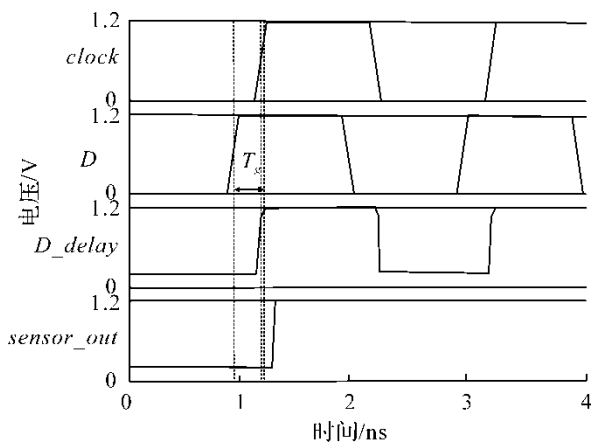


图8 基于TCM老化传感器仿真结果

通过图8仿真结果可以看出,组合逻辑电路的老化输出 D 和经过TCM延迟单元的输出 D_{delay} ,可以得到相应的老化检测区间 T_g ($T_g = T_{\text{total}}$).当Clock上升沿(或下降沿)出现在 T_g 区间内,则 $\text{sensor_out}=1$.当 $\text{sensor_out}=1$ 时,被外部电路采样并发出警报,表示电路老化足够严重,应当采取相应措施.

图9为当温度发生变化时,老化传感器出现的不稳定状态的仿真结果.从图9可以看出,当延迟信号 D_{delay} 接近Clock时钟上升沿时,传感器在 -40°C 到 120°C 温度变化范围内,老化传感器检测结果一部分在边沿部分发生跳变,表明检测到电路的老化状态;一部分在边沿部分没能完成跳变,表明出现了误检状态.针对这种温度漂移带来的老化传感器影响,基于TCM老化传感器可大大降低延迟单元由于温度漂移引起的错误检测的概率.

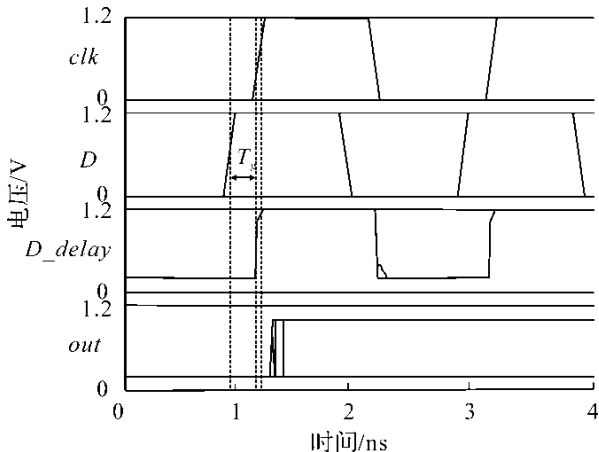


图9 温度漂移引起的老化传感器不稳定

我们对老化传感器中3种常用延时单元进行比较,由温度漂移造成的延时变化量如图10和图11所示.这里TCM表示抗温度漂移延时单元,INV表示反相器链延时单元,CRC表示交叉耦合延时单元.结果表明,温度从 -40°C 变化到 120°C 时,TCM单元的延时变化量最小,明显降低了老化传感器电路检测结果出错的概率.

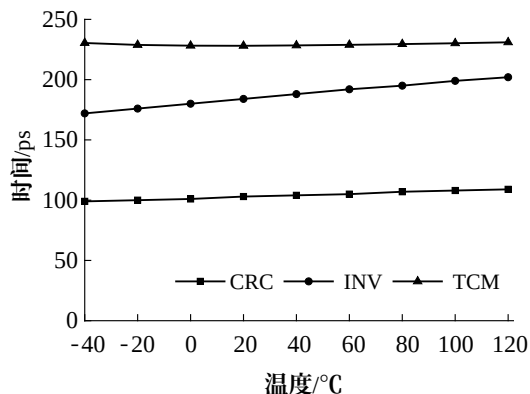


图10 温度变化对上升沿延迟的影响

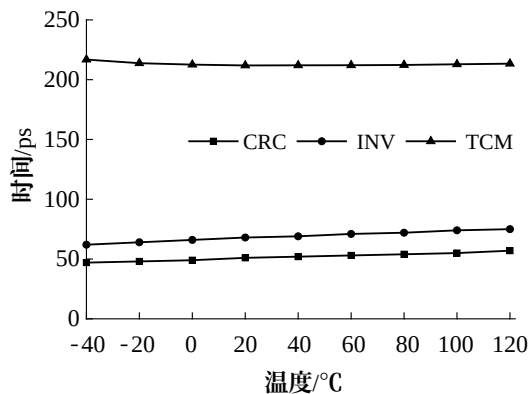


图11 温度变化对下降沿延迟的影响

综上可得,基于TCM电路的抗温度漂移老化传感器,由于抗温度漂移延时单元TCM的加入,使得延时变化量随温度的变化不敏感,老化检测结果可信用度更高.

4 结论

提出一种基于TCM电路的抗温度漂移老化传感器方案.该方法的主要优点为:通过温度补偿延迟电路实现了老化传感器对温度漂移的不敏感.在温度从 -40°C 到 120°C 范围内,所设计的老化传感器稳定性达到98%.采用SMIC 65nm CMOS工艺,Cadence Spectre仿真结果表明,所提出的电路

具有正确的逻辑功能, 并且可以将抗温度漂移老化传感器应用于温度比较恶劣情况下的老化自适应电路。

参考文献:

- [1] NEIL H E, DAVID M H. Integrated Circuit Design[M]. 4th ed. Beijing: Publishing House of Electronics Industry, 2011:1-751.
- [2] KEANE J P. On-chip Circuits for Characterizing Transistor Aging Mechanisms in Advanced CMOS Technologies[D]. Twin Cities: University of Minnesota, 2010.
- [3] ZHANG Y, JIANG Z, WANG P, et al. High accuracy digital aging monitor based on PLL-VCO circuit[J]. Journal of Semiconductors, 2015, 36(1):158-162.
- [4] LI J, SEOK M. Robust and in-situ self-testing technique for monitoring device aging effects in pipeline circuits[EB/OL]. [2017-01-10]. <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=6881529>.
- [5] 姚剑婷, 刘画池, 贾徭, 等. 基于 NBTI 效应的数字型高精度老化监测电路设计[J]. 科技通报, 2017, 33(2): 104-108.
- [6] KIM T H, PERSAUD R, KIM C H. Silicon odometer: An on-chip reliability monitor for measuring frequency degradation of digital circuits[J]. IEEE Journal of Solid-state Circuits, 2008, 43(4):874-880.
- [7] AGARWAL M, BALAKRISHNAN V, BHUYAN A. Optimized circuit failure prediction for aging: Practicality and promise[EB/OL]. [2017-01-10]. <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=4700619>.
- [8] ZHANG X, XIAO K, TEHRANIPOOR M. Path-delay fingerprinting for identification of recovered ICs[EB/OL]. [2017-01-10]. <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=6378192>.

Design of a TCM-based aging sensor with temperature drift insensitivity

DING Dai-lu, ZHANG Yue-jun^{*}, LI Gang

(Faculty of Electrical Engineering and Computer Science, Ningbo University, Ningbo 315211, China)

Abstract: The impact of aging on circuit worsens its performance, therefore design of aging sensor has become a key technology in integrated circuit reliability. In this paper, a temperature drift insensitivity aging sensor circuit is proposed based on the principle of detection circuit aging and temperature compensation method (TCM). Firstly, the TCM-based temperature drift insensitivity delay unit is designed according to the temperature compensating transistor. Then, using the redundancy time of the aging measured for the circuit, the TCM-based delay unit using cascade way is designed to achieve a reference delay circuit. Finally, the output of the aging delay detection circuit and the output of the reference delay circuit are compared to determine whether the circuit is in an aging state. Tested using SIMC 65 nm CMOS process, the simulation results have validated the function of aging sensor, showing that for the temperature change in the range of $-40\text{ }^{\circ}\text{C}$ and $120\text{ }^{\circ}\text{C}$, the stability reaches as high as 98% in percentile.

Key words: temperature drift insensitivity; aging sensor; temperature compensation; CMOS circuit

(责任编辑 史小丽)