

三值绝热多米诺 T 运算电路设计

郑雪松, 汪鹏君*, 杨乾坤

(宁波大学 电路与系统研究所, 浙江 宁波 315211)

摘要: 通过对多值逻辑和绝热多米诺电路工作原理及结构的研究, 提出三值绝热多米诺 T 运算电路的设计方案. 该方案首先将三值 T 运算定义与三值文字运算相结合, 得到基于文字运算的 T 运算定义式; 然后以开关信号理论为指导, 推导出逻辑 0 与逻辑 2 选通电路的开关级表达式, 并利用文字运算互斥互补关系, 得到逻辑 1 选通电路的开关级表达式; 最后根据这些表达式进一步实现了三值绝热多米诺 T 运算电路. 经 HSPICE 仿真验证, 该电路具有正确的逻辑功能及低功耗特性.

关键词: 多值逻辑; 绝热多米诺电路; T 运算电路; 开关信号理论

中图分类号: TP331.2

文献标志码: A

文章编号: 1001-5132 (2013) 02-0049-05

随着集成电路工艺的快速发展, 布线面积已成为制约芯片面积的最主要因素, 而多值逻辑的提出为减少芯片内部连线和芯片面积提供了一种有效途径^[1]. 同时, 在处理相同信息量时, 使用高信息携带量的多值信号所需的传输线数远小于使用二值信号的个数, 可有效提高电路的空间和时间利用率. 因此, 近年来对多值逻辑的研究引起了越来越多的重视^[2]. T 算子作为通用的多值逻辑算子, 能实现多值代数完备运算集, 构成 T 算子代数对研究多值逻辑具有十分重要的意义. 通过 T 运算网络, T 运算电路可以实现任意多值逻辑电路^[3-4], 是基本的多值单元电路之一.

与静态 CMOS 电路相比, 多米诺电路具有面积和速度占优势的特性, 而被广泛用于现代高性能微处理器中^[5]. 但是由于周期性的预充电和放电操作, 表现出较高的开关活动性, 其能耗较大^[6]. 而绝热电路(或称能量恢复型电路)采用交流脉冲电源, 改变了传统能量由电源传输到节点电容再传输到地的方式, 取而代之的是采用电源传输到节点电容再返回至电源的重复利用方式. 因此, 减少了传统能量直接转化为热能的消耗, 使大部分

能量将被恢复到电源, 以便于在下一周期被再次使用^[7], 有效地减小电路的功耗.

鉴此, 笔者将绝热技术和多米诺逻辑应用到 T 运算电路中, 提出一种新颖的低功耗三值 T 运算电路设计方案. 该方案根据 T 运算和文字运算定义式, 以开关信号理论为指导, 推导出三值绝热多米诺 T 运算电路的开关级表达式, 从而得到 T 运算电路. 最后, 对所设计电路的逻辑功能、低功耗特性采用 HSPICE 进行了验证.

1 开关信号理论

开关信号理论指出^[8], 用一种信号变量来描写电路是不够全面的, 因此需引入开关变量、信号变量 2 种变量来分别描写电路中晶体管的开关状态和电流或电压信号. 其中, 开关变量 $\alpha, \beta, \dots$ 取值 T 与 F 分别表示通与断二种状态. 取值 $0, 1, \dots, m-1$ 的信号变量 $x, y, \dots$ 则表示电路中 m 种信号.

元件的开关状态与信号在一个数字电路中是密不可分的, 为说明它们之间的相互作用, 可以通过 2 种运算(图 1)将开关代数、信号代数关联起来. 其中, 联结运算 I 描述信号控制元件开关状态的物

收稿日期: 2013-01-31.

宁波大学学报(理工版)网址: <http://nbdxlg.paperopen.com/>

基金项目: 国家自然科学基金(61234002); 浙江省自然科学基金(Z1111219).

第一作者: 郑雪松(1989-), 男, 浙江余姚人, 在读硕士研究生, 主要研究方向: 低功耗集成电路设计. E-mail: zhengxu25@163.com

*通信作者: 汪鹏君(1966-), 男, 浙江奉化人, 博导/教授, 主要研究方向: 多值逻辑和低功耗集成电路. E-mail: wangpengjun@nbu.edu.cn

理过程, 联结运算 II 描述元件开关状态控制信号的传输与形成的物理过程.

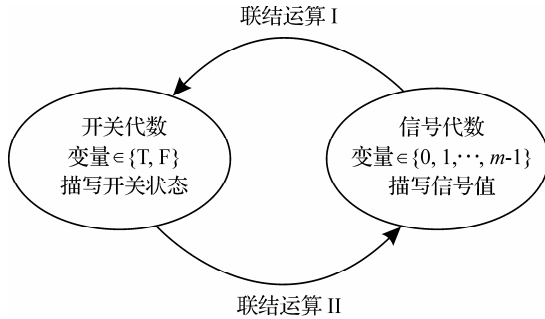


图1 开关信号代数系统

联结运算 I: 元件的开关状态由输入信号与元件的阈值比较得到, 故引入以下两类阈进行比较运算.

高阈比较运算如下:

$$x' = \begin{cases} T, & x > t, \\ F, & x < t. \end{cases} \quad (1)$$

低阈比较运算如下:

$$x' = \begin{cases} T, & x < t, \\ F, & x > t. \end{cases} \quad (2)$$

(1)式和(2)式中, 输入信号 $x \in \{0, 1, \dots, m-1\}$, 阈值 $t \in \{0.5, \dots, m-1.5\}$.

联结运算 II: 主要引入传输运算和并运算.

传输运算如下:

$$S * \alpha = \begin{cases} S, & \alpha = T, \\ \Phi', & \alpha = F, \end{cases} \quad (3)$$

其中, S 为传输源, Φ' 为高阻状态.

并运算如下:

$$S_1 * \alpha_1 \# S_2 * \alpha_2 = \begin{cases} S_1 * \alpha_1, & \alpha_2 = F, \\ S_2 * \alpha_2, & \alpha_1 = F. \end{cases} \quad (4)$$

(4)式中传输运算*优先于并运算#, 且当 $S_1 \neq S_2$ 时, α_1, α_2 不可以同时导通.

根据(3)式和(4)式定义可得如下性质:

并联控制律:

$$x * \alpha \# x * \beta = x * (\alpha + \beta). \quad (5)$$

串联控制律:

$$(x * \alpha) * \beta = x * (\alpha \cdot \beta). \quad (6)$$

交换律:

$$x * \alpha \# y * \beta = y * \beta \# x * \alpha. \quad (7)$$

从以上关系式可看出在 CMOS 电路中, 输出

信号的传输可直接通过电压控制晶体管开关实现.

2 三值绝热多米诺 T 运算电路设计

T 运算电路是一种多功能逻辑器件. 利用 T 门网络可以实现任意的多值逻辑函数, 在三值电路设计中有着重要的作用, 并已有相关文献[9-10]对 T 门网络最优化进行了研究.

三值 T 运算的定义^[8]:

$$T(in_0, in_1, in_2; x) = \begin{cases} in_0, & x = 0, \\ in_1, & x = 1, \\ in_2, & x = 2, \end{cases} \quad (8)$$

上式中, 三值信号 x 用于控制信号 in_0, in_1, in_2 的传输, 当 $x = 0$ 时, in_0 被传输至输出端; 当 $x = 1$ 时, in_1 被传输至输出端; $x = 2$ 时, in_2 被传输至输出端^[11]. 该运算电路类似于二值代数中二选一数据选择器, 实现三选一数据选择运算.

结合文字运算^[8], (8)式可表示为:

$$T(in_0, in_1, in_2; x) = in_0 \cdot {}^0x^0 + in_1 \cdot {}^1x^1 + in_2 \cdot {}^2x^2, \quad (9)$$

其中, 三值文字运算定义为:

$${}^i x^i = \begin{cases} 2, & x = i, \\ 0, & x \neq i, \end{cases} \quad i \in \{0, 1, 2\}. \quad (10)$$

根据文字运算互斥与互补的约束关系, 可以得到以下性质:

$${}^i x^i = \overline{{}^j x^j} + \overline{{}^k x^k} = \overline{{}^j x^j} \cdot \overline{{}^k x^k}, \quad i \neq j \neq k. \quad (11)$$

根据开关信号理论和(9)式的 T 运算定义式设计三值绝热多米诺 T 运算电路. 其中, 用 N 型绝热多米诺电路产生控制信号 $\overline{{}^i x^i}$, 用 P 型绝热多米诺电路实现数据的选择传输.

2.1 逻辑 0 选通电路

设 $clk, nclk$ 为两项互补功率时钟, x 为输入信号. 根据文字运算定义式和开关信号理论可以推出输出节点信号 ${}^0x^0$ 和 $\overline{{}^0x^0}$ 的开关级表达式为:

$${}^0x^0 = nclk * clk^{1.5} \# nclk * ({}^{0.5}clk \cdot {}^{0.5}x), \quad (12)$$

$$\overline{{}^0x^0} = nclk * clk^{1.5} \# nclk * ({}^{0.5}clk \cdot {}^{1.5}\overline{{}^0x^0}). \quad (13)$$

多米诺电路的工作过程可分为预充电和求值两个阶段. 当 $clk = 0$ 时, (12)式和(13)式中第一项 $nclk * clk^{1.5}$ 表示功率时钟 $nclk$ 对节点 ${}^0x^0$ 和 $\overline{{}^0x^0}$ 预充电; 当 $clk = 2$ 时, 若输入 $x \neq 0$, (12)式中第二项 ${}^{0.5}clk \cdot {}^{0.5}x$ 导通, 存储在节点 ${}^0x^0$ 上的电荷回收至功率时钟 $nclk$, 输出 ${}^0x^0 = 0$, 同时(13)式中第二项

$^{0.5}clk \cdot ^{1.5}0x^0$ 截止, 存储在节点 $\overline{0x^0}$ 上的电荷保持不变, 输出 $\overline{0x^0} = 2$; 若输入 $x = 0$, 则 $^{0.5}clk \cdot ^{0.5}x$ 截止, 输出 $\overline{0x^0} = 2$, 而 $^{0.5}clk \cdot ^{1.5}0x^0$ 导通, $nclk$ 回收存储于节点 $\overline{0x^0}$ 的电荷, 输出 $\overline{0x^0} = 0$, 从而实现多米诺求值阶段. 其中 $\overline{0x^0}$ 信号控制的 NMOS 管采用高阈值, 减少 N 型多米诺电路串联导致电荷流失, 保证电路工作正确.

利用信号 $\overline{0x^0}$ 控制 P 型绝热多米诺电路实现 in_0 信号的选择输出, 其开关级表达式如下:

$$out = in_0 * \overline{0x^0}^{0.5} \# in_0 * ^{1.5}nclk. \quad (14)$$

由(12)式~(14)式可得到相应的逻辑 0 选通电路的电路结构, 其电路如图 2 所示.

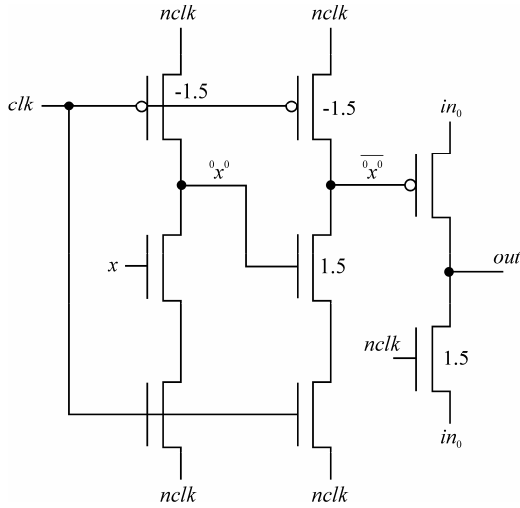


图 2 逻辑 0 选通电路

2.2 逻辑 2 选通电路

同理可得逻辑 2 选通电路的开关级表达式:

$$\overline{2x^2} = nclk * clk^{1.5} \# nclk * (^{0.5}clk \cdot ^{1.5}x), \quad (15)$$

$$out = in_2 * \overline{2x^2}^{0.5} \# in_2 * ^{1.5}nclk. \quad (16)$$

由(15)式和(16)式可以得到相应的逻辑 2 选通电路的电路结构, 其电路如图 3 所示. 其中(15)式第二项中 $^{1.5}x$ 表示在求值阶段, 若 $x = 0, 1$, 由于输入信号 x 小于阈值电压, 因此存储在节点 $\overline{2x^2}$ 上的电荷不回收至 $nclk$, 输出 $\overline{2x^2} = 2$; 而当 $x = 2$ 时, 该项导通, 输出 $\overline{2x^2} = 0$, 从而控制(16)式中 $\overline{2x^2}^{0.5}$ 的导通, 实现 in_2 信号的传输.

2.3 逻辑 1 选通电路

由于多米诺电路求值网络中只有 NMOS 管或 PMOS 管, 造成三值代数中逻辑 1 难以被辨识. 根据(11)式可知任意一个文字运算可以由另二个文字

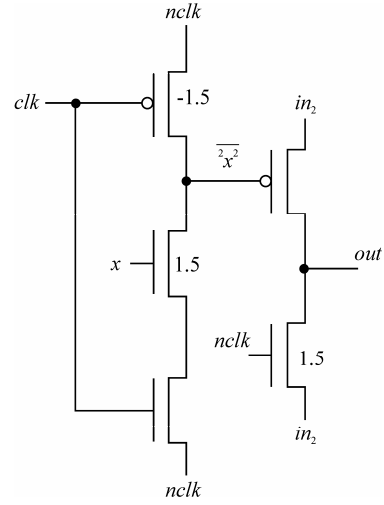


图 3 逻辑 2 选通电路

运算得到. 因此, 用已有的 $\overline{0x^0}$ 和 $\overline{2x^2}$ 信号去控制产生 $\overline{1x^1}$ 信号, 其开关级表达式如下:

$$\overline{1x^1} = nclk * clk^{1.5} \# nclk * (^{0.5}clk \cdot ^{1.5}\overline{0x^0} \cdot ^{1.5}\overline{2x^2}), \quad (17)$$

其中, 当 $clk = 0$ 时, 第一项 $clk^{1.5}$ 导通, 第二项中 $^{0.5}clk$ 截止, 功率时钟 $nclk$ 对节点 $\overline{1x^1}$ 预充电至高电平; 当 $clk = 2$ 时, 第一项截止, 若 $\overline{0x^0}$ 和 $\overline{2x^2}$ 等于 2 (即 $x = 1$) 时, 存储于节点 $\overline{1x^1}$ 上的电荷返回到功率时钟 $nclk$ 上, 输出 $\overline{1x^1} = 0$, 否则继续保持截止, 输出 $\overline{1x^1} = 2$.

利用 $\overline{1x^1}$ 信号控制信号 in_1 的选择传输, 开关级表达式如下:

$$out = in_1 * \overline{1x^1}^{0.5} \# in_1 * ^{1.5}nclk. \quad (18)$$

根据(17)式和(18)式可得逻辑 1 选通电路的开关级电路结构, 其电路如图 4 所示.

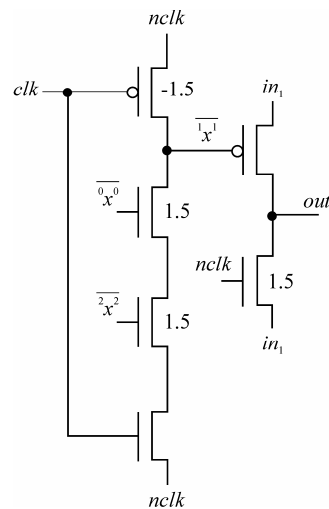


图 4 逻辑 1 选通电路

连接逻辑 0, 1, 2 选通电路的共同端, 可得三值绝热多米诺 T 运算电路, 其符号与功率时钟波形如图 5 所示.

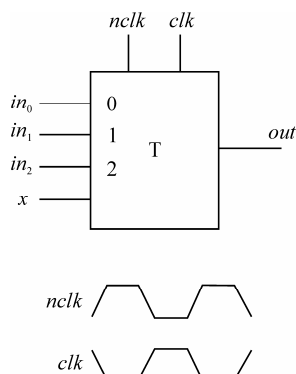


图 5 三值绝热多米诺 T 运算电路符号和时钟波形

3 仿真

CMOS 工艺参数采用 TSMC 0.25 μm 情况下, 使用 HSPICE 对此三值绝热多米诺 T 运算电路进行仿真. 其中 NMOS 管宽长比 $W/L = 3\lambda/2\lambda$, PMOS 管宽长比 $W/L = 6\lambda/2\lambda$, 逻辑值 0, 1, 2 相对应的物理电压分别为 0V, 1.25V, 2.5V, 负载电容为 10 fF, 工作频率为 25 MHz. 图 6 给出了三值绝热多米诺 T 运算电路的瞬态特性曲线图. 若选通信号 $x = 2$, $in_0 = 0$, $in_1 = 1$, $in_2 = 2$, 输出 $out = in_2 = 2$; 若 $x = 1$, $in_0 = 2$, $in_1 = 0$, $in_2 = 1$, 输出 $out = in_1 = 0$; 若 $x = 0$, $in_0 = 1$, $in_1 = 2$, $in_2 = 0$, 输出 $out = in_0 = 1$. 分析其余情况同样可知, 所设计的电路完全符合三值 T 运算电路的功能, 证明该电路具有正确的逻辑功能.

三值绝热多米诺 T 运算电路与三值常规多米诺 T 运算电路的瞬态能耗比较曲线如图 7 所示. 其中, 曲线呈波浪式的为绝热多米诺 T 运算电路的能耗曲线, 电源向电路注入能量和回收能量分别体现在曲线的上升和下降部分, 电路的能耗体现在曲线的渐升部分. 当工作频率为 25 MHz, 在相同的工艺参数和输入输出情况下, 在 400 ns 时间内, 三值绝热多米诺 T 运算电路能耗相对于三值常规多米诺 T 运算电路能耗减少了 51.79%, 证明该电路有明显的低功耗特征.

4 结论

利用绝热多米诺电路设计的三值 T 运算电路具有低功耗的特性, 并且结构简单, 与文献[3-4]提

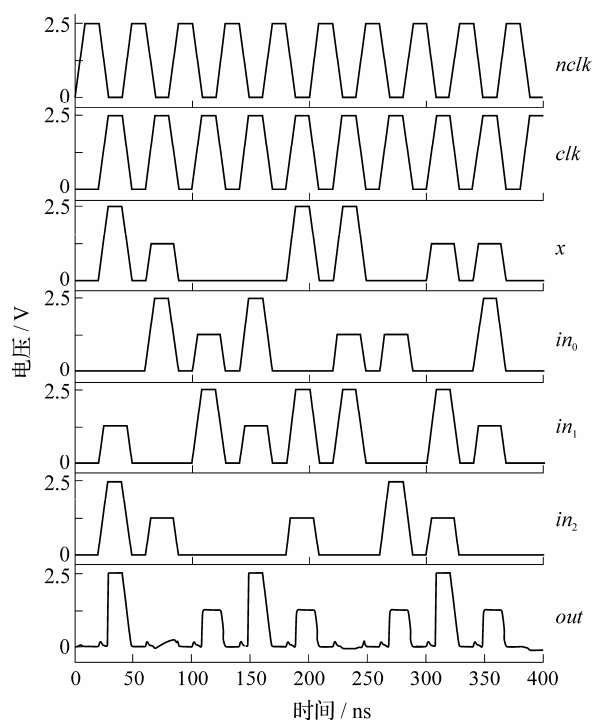


图 6 三值绝热多米诺 T 运算电路瞬态特性曲线

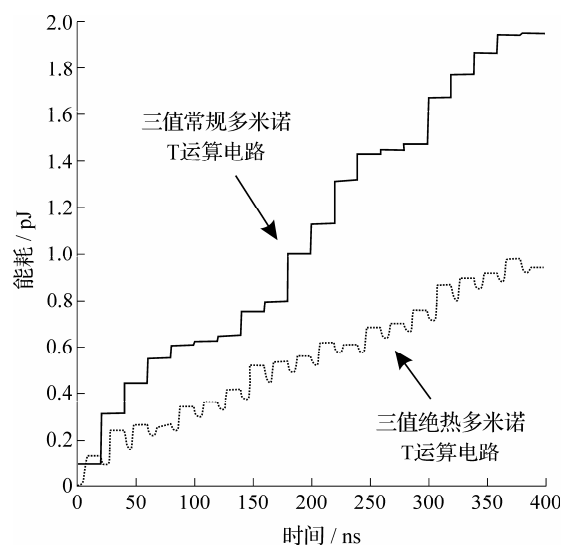


图 7 三值绝热多米诺 T 运算电路瞬态能耗比较

出的绝热 T 运算电路相比, 晶体管数分别节省了 50% 和 52.5%. 由于用 T 运算网络可以构建任意三值网络, 故可进一步将此方案应用到更复杂的三值逻辑电路设计中.

参考文献:

- [1] Sarica F, Morgül A. Basic circuits for multi-valued sequential logic[C]. 7th International Conference on Electrical and Electronics Engineering, 2011: 66-68.

- [2] 林弥, 张海鹏, 吕伟锋. 改进型三值 RTD 量化器的设计[J]. 电路与系统学报, 2012, 17(2):124-128.
- [3] 高虹, 汪鹏君. 三值钟控传输门绝热逻辑电路研究[J]. 电路与系统学报, 2011, 16(3):92-97.
- [4] Li Kunpeng, Wang Pengjun. Design of ternary adiabatic T-operation circuit based on the theory of three essential circuit elements[C]. IEEE 8th International Conference on ASIC, 2009:883-886.
- [5] Sharma V, Alassadi W K. Analysis and modeling of crosstalk noise in Domino CMOS circuits[C]. 2007 IEEE in Region 5 Technical Conference, 2007:374-381.
- [6] Rabaey J M, Chandrakasan A, Nikolić B. 数字集成电路——电路、系统与设计[M]. 周润德, 译. 北京: 电子工业出版社, 2004:1-553.
- [7] 吴训威, 杭国强. 绝热计算原理与能量恢复型 CMOS 电路[J]. 计算机学报, 2000, 23(7):779-779.
- [8] 吴训威. 多值逻辑电路设计原理[M]. 杭州: 杭州大学出版社, 1994:1-383.
- [9] 姜恩华, 姜文彬. 三值逻辑函数 RDSOP 形式的代数理论和 T 门实现[J]. 计算机学报, 2007, 30(7):1132-1137.
- [10] 刘观生, 沈继忠. 混合控制变量序的三值 T 门网络化简方法[J]. 浙江大学学报: 理学版, 2002, 29(5):500-505.
- [11] 章专, 连明超. MCML/TG 混合结构与三值 T 门和三值 D-latch 电路设计[J]. 浙江大学学报: 理学版, 2012, 39(5):531-534.

Design of Ternary Adiabatic Domino T-operation Circuit

ZHENG Xue-song, WANG Peng-jun^{*}, YANG Qian-kun

(Institute of Circuits and Systems, Ningbo University, Ningbo 315211, China)

Abstract: Through the research on the multi-valued logic and the principle and structure of adiabatic domino circuit, this paper proposes a design scheme of ternary adiabatic domino T-operation circuit. First, the definition of T-operation based on literal operation is given by combining definitions of T-operation with literal operation. Then, the switch-level expressions of logic 0- and logic 2- controlled circuits are derived by the switch-signal theory, using the mutual exclusion rate and complementary rate of literal operation, the expression of logic 1-controlled circuit is also realized in the process. Finally, the T-operation circuit structure is implemented according to the expressions, and is verified that it has correct function and low power characteristics manifested by HSPICE.

Key words: multi-valued logic; adiabatic domino circuit; T-operation circuit; switch-signal theory

(责任编辑 章践立)